

JG541 U.S.P.T.O.
08/998157
12/24/97

#4/Heavy
paper
723 98

대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 1996년 특허출원 제74963호
Application Number

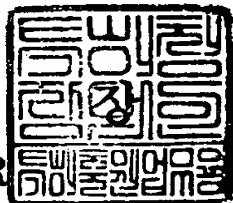
출원년월일 : 1996년 12월 28일
Date of Application

출원인 : 현대전자산업주식회사
Applicant(s)

1997년 10월 27일

특허청

COMMISSIONER



74963

IPC 분류 기호	주 분류	부 분류	방 식 심 사 란	출원 번호:		
				당 12/28 심 12/28 등 록		
접수 인판 1998. 10. 21	정 본 특허 출원서 (22)					
출원인	성명	현대전자산업(주) 대표 : 김영환	주민등록번호 (출원인코드)	17511971	국적	대한민국
	주소	경기도 이천시 부발읍 아미리 산 136-1 (467-860)				
대리인	성명	최승민 신영무	대리인코드	441-L 112 442-G 041	전화번호	3149-7805
	주소	서울특별시 중구 순화동 1-170 (삼도빌딩 4층)				
발명자	성명	하임철	주민등록번호	631206-1162932	국적	대한민국
	주소	경기도 이천시 대월면 사동리 현대전자아파트 102-1410				
발명의명칭	플래쉬 메모리에서의 디코더 회로					
특허법(제54조 또는 제55조)의 규정에 의한 우선권주장	출원 국명	출원 종류	출원일자	출원번호	종명서류	
					첨부	미첨부

특허법 제 42 조의 규정에 의하여 위와 같이 출원합니다.

1996년 12 월 28일

출원인(대리인)

최승민

특허청장 귀하

특허법 제 60 조의 규정에 의하여 위와 같이 출원심사를 청구합니다.

1996년 12 월 28일

청구인(대리인)

최승민

특허청장 귀하

* 첨부서류

1. 출원서 부본2통
 2. 명세서, 요약서 및 도면 각 3통
 3. 위임장 1통

수 수 료

출원료	기본	17면	20,000원
	가산	면	원
우선권 주장료		건	원
심사 평가료	9항		211,000원
합계			231,000원

【요약서】

【요약】

본 발명은 플래쉬 메모리에서의 디코더 회로를 제공하는 것으로, 섹터별 라이트가 가능한 플래쉬 메모리 장치에서 글로벌 로우 디코더를 이용하고, 칼럼방향으로 섹터를 나눌 때 글로벌 로우 디코더의 출력을 입력으로 하는 로컬 로우 디코더를 섹터수 만큼 증가시켜 로우 어드레스 신호에 의한 부하를 최소화 하므로써 액세스(Access) 시간을 감소시킬 수 있고, 사용되는 로컬 로우 디코더의 회로가 간단하여 칩의 크기를 최소화시킬 수 있는 효과가 있다.

【대표도】

도 2 및 3

【명세서】

【발명의명칭】

플래쉬 메모리에서의 디코더 회로

【도면의간단한설명】

도 1은 일반적인 로우 디코더를 도시한 회로도.

도 2는 본 발명에 따른 글로벌 로우 디코더를 도시한 회로도.

도 3은 본 발명에 따른 로컬 로우 디코더를 도시한 회로도.

<도면의 주요부분에 대한 기호설명>

T1 : 제 1 트랜지스터

T2 : 제 2 트랜지스터

T3 : 제 3 트랜지스터

T4 : 제 4 트랜지스터

T5 : 제 5 트랜지스터

T6 : 제 6 트랜지스터

T7 : 제 7 트랜지스터

hp1 내지 hp3 : P모스 트랜지스터

hn 및 thn : N모스 트랜지스터

【발명의상세한설명】

【발명의목적】

【발명이속하는기술분야및그분야의종래기술】

본 발명은 섹터별 라이트가 가능한 플래쉬 메모리 장치에서 글로벌 로우 디코더를 이용하고, 칼럼방향으로 섹터를 나눌 때 글로벌 로우 디코더의 출력을 입력으로 하는 로컬 로우 디코더를 섹터수 만큼 증가시킬 수 있는 플래쉬 메모리 장치에 서의 로우 디코더 회로에 관한 것이다.

일반적으로 플래쉬 메모리 소자는 전기적인 프로그램 및 소거기능을 갖는다. 섹터별 프로그램이 가능한 플래쉬 메모리 소자에서 통상적으로 라이트(Write) 주기는 10만번 이상 보장되어야 한다. 이때, 단위셀의 게이트에 받게되는 스트레스의 횟수는 하나의 워드라인에 연결된 단위셀의 개수가 되고, 단위셀의 드레인에 받게되는 스트레스의 횟수는 하나의 비트라인에 연결된 단위셀의 개수가 된다. 도 1은 종래에 사용되는 로우 디코더의 회로도이다.

먼저, 리드 모드(Read Mode)에서 SnVppx는 Vdd 전압레벨로 스위칭되고, SnVeex 및 XRST는 접지 전압레벨로 스위칭된다. 이때, P모스 트랜ジ스터(hp1)가 턴온 되어 모든 노드점 A는 Vdd 전압레벨을 갖게되고, 노드점 A에 걸리는 Vdd 전압

레벨은 N모스 트랜지스터(thn)를 턴온 시켜 워드라인(SnWL)에 접지 전압레벨을 갖게한다.

한편, 어드레스에 의하여 선택된 하나의 XnCOM만이 접지 전압레벨을 갖게되고 이때, 하나의 XAPRED만이 Vdd 전압레벨로 되므로써 선택하고자 하는 로우 디코더의 N모스 트랜지스터(hn)가 턴온 되며, 선택된 로우 디코더의 노드점 A가 접지 전압레벨을 갖게된다. 따라서 노드점 A에 걸리는 접지 전압레벨은 P모스 트랜지스터(hp3)를 턴온 시켜 워드라인(SnWL)에 Vdd 전압레벨을 갖게한다.

다음으로 프로그램 모드(Program Mode)에서 선택된 섹터의 SnVppx는 Vpp 전압레벨로 스위칭되고, 모든 SnVeex는 접지 전압레벨로 스위칭되며, XRST는 SnVppx가 Vpp 전압레벨로 되기 전까지는 접지 전압레벨을 갖고 있다가 Vpp 전압레벨로 되면서 선택된 섹터의 XRST는 Vpp 전압레벨이 되도록 스위칭된다. 그리고, 비 선택된 섹터의 SnVppx는 Vdd 전압레벨을 유지하고, 비 선택된 섹터의 XRST는 접지 전압레벨을 유지하므로써 비 선택된 섹터의 워드라인(SnWL)은 접지 전압레벨을 갖게된다.

한편, 어드레스에 의하여 선택된 하나의 XnCOM은 접지 전압레벨을 갖게되고 이때, 하나의 XAPRED만이 Vdd 전압레벨로 되므로써 선택하고자 하는 로우 디코더의 N모스 트랜지스터(hn)가 턴온 되며, 선택된 로우 디코더의 노드점 A가 접지 전압레벨을 갖게된다. 따라서 노드점 A에 걸리는 접지 전압레벨은 P모스 트랜지스터

(hp3)를 턴온 시켜 워드라인(SnWL)에 Vpp 전압레벨을 갖게한다.

마지막으로 소거모드(Erase Mode)에서 선택된 섹터의 SnVppx는 접지 전압레벨로 스위칭되고, SnVeex는 -Vpp 전압레벨로 스위칭되며 XRST는 접지 전압레벨로 스위칭된다. 그리고, 비 선택된 섹터의 SnVppx는 Vdd 전압레벨로 스위칭되고, SnVeex는 접지 전압레벨로 스위칭되며 XRST는 접지 전압레벨로 스위칭된다. 결국, 비 선택된 섹터의 노드점 A는 Vdd 전압레벨이 되므로 이에대한 워드라인(SnWL)은 접지 전압레벨을 갖는다.

한편, 선택된 섹터의 로우 디코더는 N모스 트랜지스터(thn)가 턴온 되어 모든 워드라인(SnWL)은 -Vpp 전압레벨을 갖는다.

상술한 바와같은 로우 디코더는 칼럼방향으로 섹터를 나눌 때 그만큼의 로우 디코더수는 증가하게 되므로 로우 디코더의 XnCOM 수가 그만큼 증가하게 되어서 프리디코더 출력부하 및 어드레스 버퍼 출력부하가 비례하여 증가하기 때문에 접근시간(Access Time)이 지연되고, 또한 칩의 크기도 그만큼 커지게 되는 문제가 발생한다.

【발명이 이루고자하는기술적과제】

따라서 본 발명은 섹터별 라이트가 가능한 플래쉬 메모리 장치에서 글로벌 로

우 디코더를 이용하고, 칼럼방향으로 섹터를 나눌 때 글로벌 로우 디코더의 출력을 입력으로 하는 로컬 로우 디코더를 섹터수 만큼 증가시키므로써 로우 어드레스 신호(Low Address Path)에 의한 부하>Loading)를 최소화하여 칩의 크기를 작게하면서 접근시간을 증가시킬 수 있는 플래쉬 메모리 장치에서의 로우 디코더 회로를 제공하는 것을 그 목적으로 한다.

상술한 목적을 달성하기 위한 본 발명은 다수개의 워드라인을 선택하기 위한 글로벌 로우 디코더와, 글로벌 로우 디코더에 의해 선택된 워드라인의 각각을 선택하기 위한 로컬 로우 디코더로 이루어진다.

【발명의구성및작용】

이하, 본 발명을 첨부도면을 참조하여 상세히 설명하면 다음과 같다.

도 2는 본 발명에 따른 글로벌 로우 디코더의 회로도로서, 로우 어드레스 신호에 의하여 선택된 글로벌 로우 디코더의 XnCOM은 Vdd 전압레벨을 갖는다.

각 모드별로 동작을 설명하면 먼저, 리드 모드에서 Vppx는 Vdd 전압레벨로 스위칭 되고, Veex는 접지 전압레벨로 스위칭 된다. 이때, 선택된 글로벌 로우 디코더의 XnCOM은 Vdd 전압레벨이므로 제 2 트랜지스터(T2)를 터오프 시키고, 제 1

트랜지스터(T1)를 턴온 시키므로써 노드점 B는 접지 전압레벨이 되어 제 4 트랜지스터(T4)를 턴온 되게하므로써 글로벌 워드라인(GWL)은 Vdd 전압레벨을 갖게된다.

한편, 비 선택된 글로벌 로우 디코더의 XnCOM은 접지 전압레벨이므로 제 2 트랜지스터(T2)를 턴온 시켜 노드점 B가 Vdd 전압레벨이 되므로써 제 3 트랜지스터(T3)를 턴온 되게하여 비 선택된 글로벌 워드라인(GWL)은 접지 전압레벨을 갖게된다.

다음으로 프로그램 모드에서 선택된 로우섹터 어드레스에 의하여 글로벌 로우 디코더의 Vppx가 Vpp 전압레벨로 스위칭되며, 비 선택된 글로벌 로우 디코더의 Vppx는 Vdd 전압레벨로 스위칭된다. 이때, 선택된 글로벌 로우 디코더는 제 1 트랜지스터(T1)를 턴온 시켜 노드점 B가 접지 전압레벨이 되도록 하며, 이에 따라 제 4 트랜지스터(T4)를 턴온 시켜 선택된 글로벌 워드라인(GWL)은 Vpp 전압레벨을 갖게된다.

한편, 비 선택된 글로벌 로우 디코더의 XnCOM은 접지 전압레벨이므로 제 2 트랜지스터(T2)를 턴온 시켜 노드점 B가 Vpp 전압레벨이 되도록 하며, 제 3 트랜지스터(T3)를 턴온 시켜 비 선택된 글로벌 워드라인(GWL)은 접지 전압레벨을 갖게된다.

마지막으로 소거모드에서 로우섹터 어드레스에 의하여 선택된 글로벌 로우 디코더의 Vppx는 접지 전압레벨로 스위칭되며, 비 선택된 글로벌 로우 디코더의 Vppx

는 Vdd 전압레벨로 스위칭된다. 그리고, 선택된 글로벌 로우 디코더의 Veex는 –Vpp 전압레벨로 스위칭되며, 비 선택된 글로벌 로우 디코더의 Vppx는 접지 전압레벨로 스위칭된다. 그리고, 소거모드에서만 소거명령에 의하여 글로벌 로우 디코더의 XnCOM은 Vdd 전압레벨로 되기 때문에 로우섹터 어드레스에 의하여 선택된 로우섹터의 Veex가 –Vpp 전압레벨이므로 선택된 로우섹터의 글로벌 로우 디코더에서 제 1 및 제 3 트랜지스터(T1 및 T3)가 턴온 되어 글로벌 워드라인(GWL)은 모두 –Vpp 전압레벨을 갖게된다.

한편, 비 선택된 글로벌 로우 디코더의 Veex는 접지 전압레벨이 되고, Vppx는 Vdd 전압레벨이 되므로써 제 2 및 제 3 트랜지스터(T2 및 T3)는 턴온 되어 글로벌 워드라인(GWL)은 접지 전압레벨이 된다.

도 3은 도 2의 글로벌 워드라인(GWL)을 입력으로 하며_ 제 1 및 제 2칼럼섹터 어드레스(SnCOM 및 SnCOMB)의 조합에 의하여 선택된 칼럼섹터에만 글로벌 워드라인(GWL)의 전압레벨이 전달되도록 하고, 비 선택된 칼럼섹터의 워드라인(SnWL)에는 접지 전압레벨이 되도록 구성한 로컬 로우 디코더의 회로도이다.

로컬 로우 디코더의 Vppx 및 Veex는 글로벌 로우 디코더의 Vppx 및 Veex와 같이 각 모드에 맞게 스위칭된다. 그리고, 로컬 로우 디코더의 게이트 입력인 제 1 및 제 2칼럼섹터 어드레스(SnCOM 및 SnCOMB)와 Vppx 및 Veex의 조합에 의하여 선택된 칼

럼섹터의 로컬 로우 디코더에서 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)는 턴온 되지만, 비 선택된 칼럼섹터의 로컬 로우 디코더에서 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)는 턴오프 되고, 제 7 트랜지스터(T7)는 턴온 되어 워드라인(SnWL)은 접지 전압레벨을 갖게된다.

모드별로 동작을 설명하면 먼저, 리드 모드에서 V_{ppx} 는 V_{dd} 전압레벨로 되고, V_{eex} 는 접지 전압레벨로 되며, 선택된 글로벌 워드라인(GWL)은 V_{dd} 전압레벨이 입력되고, 비 선택된 글로벌 워드라인(GWL)은 접지 전압레벨이 입력된다. 이때, 제 1 칼럼섹터 어드레스(SnCOM)가 접지 전압레벨로 스위칭되고, 제 2 칼럼섹터 어드레스(SnCOMB)가 V_{dd} 전압레벨로 스위칭되므로써 선택된 칼럼섹터는 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)를 턴온 시키고, 제 7 트랜지스터(T7)를 턴오프 시켜 글로벌 워드라인(GWL)의 V_{dd} 전압레벨은 그대로 워드라인(SnWL)에 전달된다.

한편, 제 1 칼럼섹터 어드레스(SnCOM)가 V_{dd} 전압레벨로 스위칭되고, 제 2 칼럼섹터 어드레스(SnCOMB)가 접지 전압레벨로 스위칭되므로써 비 선택된 칼럼섹터는 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)를 턴오프 시키고, 제 7 트랜지스터(T7)를 턴온 시켜 모든 워드라인(SnWL)은 접지 전압레벨을 갖게한다.

다음으로 프로그램 모드에서 선택된 글로벌 워드라인(GWL)은 V_{pp} 전압레벨이 되고, V_{ppx} 는 V_{pp} 전압레벨이 된다. 그리고, 비 선택된 글로벌 워드라인(GWL)은

접지 전압레벨이 되고, V_{ppx} 는 V_{dd} 전압레벨이 되고, V_{eex} 는 접지 전압레벨이 된다. 제 1 칼럼섹터 어드레스(SnCOM)가 V_{dd} 전압레벨이고, 제 2 칼럼섹터 어드레스(SnCOMB)가 접지 전압레벨이 되어 비 선택된 로우섹터는 로컬 로우 디코더에서 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)를 턴오프 시키고, 제 7 트랜지스터(T7)를 턴온 시키므로써 워드라인(SnWL)에 접지 전압레벨을 갖게한다.

한편, 제 1 칼럼섹터 어드레스(SnCOM)가 접지 전압레벨이고, 제 2 칼럼섹터 어드레스(SnCOMB)가 V_{dd} 전압레벨이면 로컬 로우 디코더에서 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)를 턴온 시키고, 제 7 트랜지스터(T7)를 턴오프 시켜 글로벌 워드라인(GWL)의 전압레벨이 그대로 워드라인(SnWL)에 전달한다. 결국, 하나의 워드라인(SnWL)만이 V_{pp} 전압레벨을 갖고 그 이외의 모든 워드라인(SnWL)은 접지 전압레벨을 갖게된다.

마지막으로 소거모드에서 로우섹터 어드레스에 의하여 선택된 글로벌 워드라인(GWL)은 $-V_{pp}$ 전압레벨로 되고, V_{ppx} 는 접지 전압레벨로 되며, V_{eex} 는 $-V_{pp}$ 전압레벨로 된다. 그리고, 비선택된 글로벌 워드라인(GWL)은 V_{dd} 전압레벨로 되고, V_{ppx} 는 V_{dd} 전압레벨로 되며 V_{eex} 는 접지 전압레벨로 된다. 비선택된 로우섹터의 제 1 칼럼섹터 어드레스(SnCOM)는 V_{dd} 전압레벨로 되고, 제 2 칼럼섹터 어드레스(SnCOMB)는 접지 전압레벨로 되므로써 제 5 트랜지스터(T5) 및 제 6 트랜지스터

(T6)를 턴오프 시키고, 제 7 트랜지스터(T7)를 턴온 시켜 모든 로컬 로우 디코더의 워드라인(SnWL)에 접지 전압레벨을 갖게한다.

선택된 로우섹터들중 선택된 칼럼섹터의 제 1 칼럼섹터 어드레스(SnCOM)는 $-V_{pp}$ 전압레벨로 되고, 제 2 칼럼섹터 어드레스(SnCOMB)는 접지 전압레벨로 된다. 그리고, 비 선택된 칼럼섹터들중 제 1 칼럼섹터 어드레스(SnCOM)는 접지 전압레벨로 되고, 제 2 칼럼섹터 어드레스(SnCOMB)는 $-V_{pp}$ 전압레벨로 된다.

결국, 로우섹터 어드레스에 의하여 글로벌 워드라인(GWL)이 $-V_{pp}$ 전압레벨이 되더라도 선택된 칼럼섹터의 로컬 로우 디코더들만이 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)를 턴온 시키고, 제 7 트랜지스터(T7)를 턴오프 시켜 글로벌 워드라인(GWL)의 전압레벨을 워드라인(SnWL)에 그대로 전달하고, 비 선택된 칼럼섹터의 로컬 로우 디코더의 제 5 트랜지스터(T5) 및 제 6 트랜지스터(T6)를 턴오프 시키고, 제 7 트랜지스터(T7)를 턴온 시켜 비 선택된 칼럼섹터들의 로컬 로우 디코더의 워드라인(SnWL)에 접지 전압레벨을 갖게한다.

【발명의효과】

상술한 바와같이 본 발명에 의하면 섹터별 라이트가 가능한 플래쉬 메모리 장치에서 글로벌 로우 디코더를 이용하고, 칼럼방향으로 섹터를 나눌 때 글로벌 로우

디코더의 출력을 입력으로 하는 로컬 로우 디코더를 섹터수 만큼 증가시켜 로우 어드레스 신호에 의한 부하를 최소화 하므로써 접근시간을 감소시킬 수 있고, 사용되는 로컬 로우 디코더의 회로가 간단하여 칩의 크기를 감소시킬 수 있는 탁월한 효과가 있다.

【특허청구의범위】

【청구항 1】

플래쉬 메모리에서의 디코더 회로에 있어서,
다수개의 워드라인을 선택하기 위한 글로벌 로우 디코더와,
상기 글로벌 로우 디코더에 의해 선택된 워드라인의 각각을 선택하기 위한 로
컬 로우 디코더로 이루어지는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회
로.

【청구항 2】 제 1 항에 있어서,

상기 글로벌 로우 디코더는 XnCOM 신호를 입력으로 하며 상기 XnCOM의 신호에
따라 동작하는 제 1 및 제 2 트랜지스터와,
상기 제 1 및 제 2 트랜지스터의 동작에 의해 전달된 전압을 입력으로 하며
상기 전압에 따라 동작하는 제 3 및 제 4 트랜지스터로 이루어져서 상기 제 3 및
제 4 트랜지스터의 동작에 의해 Vppx 또는 Veex에 인가되는 전압을 글로벌 워드라
인에 출력하는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

【청구항 3】 제 2 항에 있어서,

상기 XnCOM 신호는 리드 및 프로그램 모드에서 로우섹터 어드레스에 의해 선택 되며 상기 선택된 XnCOM 신호는 제 2 및 제 3 트랜지스터를 턴오프 시키고 제 1 트랜지스터를 턴온 시켜 글로벌 워드라인이 V_{ppx} 전압레벨로 되도록 하고, 비 선택된 XnCOM 신호는 제 1 및 제 4 트랜지스터를 턴오프 시키고 제 2 트랜지스터를 턴온 시켜 접지 전압레벨로 되도록 하는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

【청구항 4】 제 2 항에 있어서,

상기 XnCOM 신호는 소거 모드에서 소거명령에 의하여 접지 전압레벨이 되도록 하여 제 1 및 제 4 트랜지스터를 턴오프 시키고, 제 2 및 제 3 트랜지스터를 턴온 시켜 모든 글로벌 워드라인이 $-V_{pp}$ 전압레벨로 되도록 하는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

【청구항 5】 제 2 항 내지 제 4항의 어느 한 항에 있어서,

상기 제 1 및 제 3 트랜지스터는 N모스 트랜지스터로 이루어지고, 상기 제 2 및 제 4 트랜지스터는 P모스 트랜지스터로 이루어지는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

【청구항 6】 제 1 항에 있어서,

상기 로컬 로우 디코더는 글로벌 워드라인을 입력으로 하며 제 1 및 제 2 칼럼섹터 어드레스에 따라 동작하는 제 5 내지 제 7 트랜지스터로 이루어져서 상기 제 5 내지 제 7 트랜지스터의 동작에 의해 글로벌 워드라인의 전압을 워드라인에 출력하는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

【청구항 7】 제 6 항에 있어서,

상기 선택된 글로벌 워드라인 및 칼럼섹터는 리드 및 프로그램 모드에서 제 1 및 제 2 칼럼섹터 어드레스에 의해 제 5 및 제 6 트랜지스터를 턴온 시키고, 제 7 트랜지스터를 턴오프 시켜 워드라인에 전달되도록 하고, 비 선택된 상기 글로벌 워드라인 및 칼럼섹터는 제 1 및 제 2 칼럼섹터 어드레스에 의해 제 5 및 제 6 트랜지스터를 턴오프 시키고, 제 7 트랜지스터를 턴온 시켜 워드라인이 접지 전압레벨로 되도록 하는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

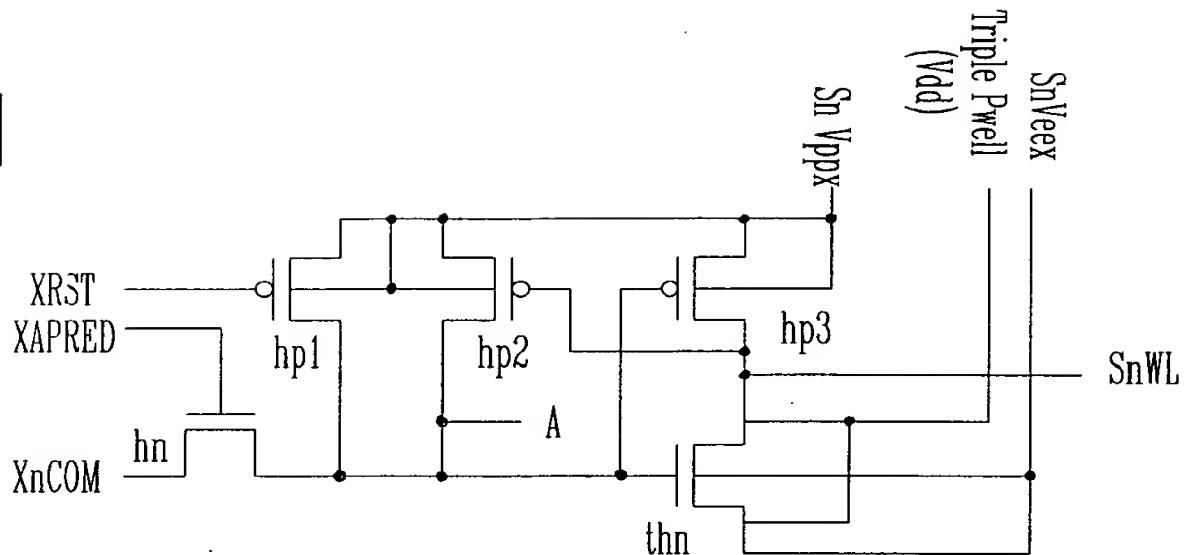
【청구항 8】 제 6 항에 있어서,

상기 글로벌 워드라인은 소거모드에서 $-V_{pp}$ 전압레벨을 갖도록 하며 선택된

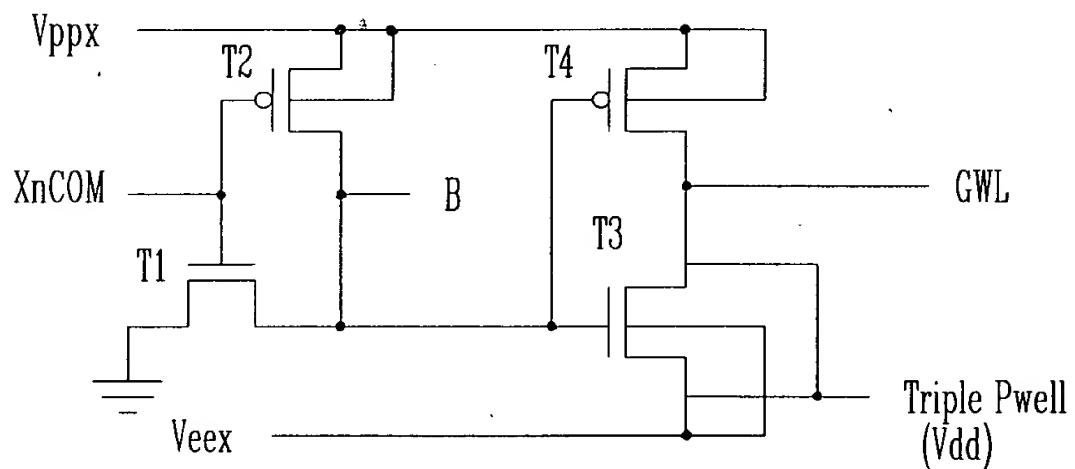
상기 글로벌 워드라인은 제 1 및 제 2 칼럼섹터 어드레스에 의해 제 5 및 제 6 트랜지스터를 턴온 시키고, 제 7 트랜지스터를 턴오프 시켜 워드라인에 전달되도록 하고, 비 선택된 상기 글로벌 워드라인은 제 1 및 제 2 칼럼섹터 어드레스에 의해 제 5 및 제 6 트랜지스터를 턴오프 시키고, 제 7 트랜지스터를 턴온 시켜 워드라인 이 접지 전압레벨로 되도록 하는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

【청구항 9】 제 6 항 내지 제 8항의 어느 한 항에 있어서,
상기 제 5 트랜지스터는 P모스 트랜지스터로 이루어지고, 상기 제 6 및 제 7 트랜지스터는 N모스 트랜지스터로 이루어지는 것을 특징으로 하는 플래쉬 메모리에서의 디코더 회로.

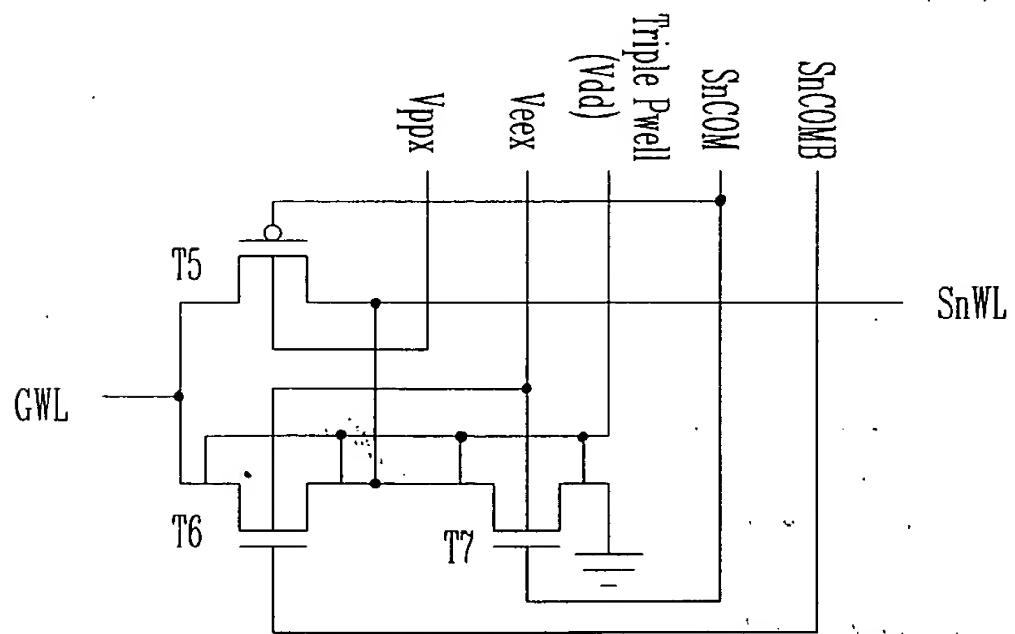
[Σ 1]



[Σ 2]



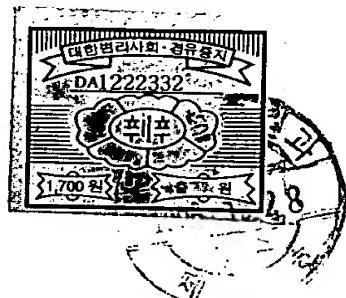
[Σ 3]



위 임 장

수 임 자	1 성 명	최 승 민	2 대리인 코드	441-L 112	3 전화번호	3149-7805
	1 성 명	신 영 무	2 대리인 코드	442-G 041	3 전화번호	3149-7805
	4 주 소	서울특별시 종구 순화동 1-170 삼도빌딩 4층				
사 건 의 표 시	5 출원번호	특허출원			6 출원일자	
	7 등록(항고심판) 번호				8 등록(항고 심판)일자	
9 발명(고안)의 명칭	플래쉬 메모리에서의 디코더 회로					
위 임 자	10 성명 또는 명칭	현대전자산업(주) 대표이사: 김 영 환	11주민등록 번호 (외국인은 국적)	17511971	12 전화번호	
	13 주 소	경기도 이천시 부발읍 아미리 산136-1 (467-860)				
	14 사건과의 관 계	출 원 인				
15 위 임 할 사 항	(1) 상기 출원에 관한 일체행위 및 본건에 관한 출원변경, 출원분할, 포기 또는 취하, 각종의 청구, 신청, 우선권주장 또는 그 취하, 출원인 명의 변경, 기타(성명, 명칭, 인감, 주소)변경 및 결정, 거절사정 또는 보정각하 결정에 대한 항고심판청구와 그 답변 및 이에 대한 답변, 본건에 관한 특허청의 처분에 대한 소원 및 행정소송을 제기하는 권한과 본건등록의 전후에 법률 및 규칙에 따른 필요한 모든 행위를 하는 권한. (2) 전기사항을 처리하기 위한 복대리인의 선임 및 해임에 관한 권한.					

특허법 제7조, 실용신안법 제3조, 의장법 제4조 및 상표법 제5조의 규정에 의하여 위와 같이 위임함



1996년 12월 20일

위 임 인 : 현대전자산업주식회사
대표이사 : 김영환

